PRACTICA Nº 4: Multiplexores de forma reducida

En la práctica basándonos en el ejemplo propuesto en la anterior presentación, utilizando los conceptos de multiplexores, se puede realizar la misma programación de una manera más fácil y reducida, pero sin olvidar los fundamentos de estos. En éste ejercicio se utilizaran los 8 led con su

Objetivos:

- *Identificar la cantidad de entradas que se van a utilizar y el número de bits que se van a obtener en las salidas.*
- *Visualizar en la FPGA el programa realizad de manera reducida para verificar que funcione igual al de la práctica anterior.*
- *Reforzar la programación en "ISE" junto con la conexión de los módulos de "Verilog" de cada ejercicio utilizando el instanciado.*
- *Aplicar este mismo método en la implementación de un display de 7 segmentos ánodo-común.*

Requisitos:

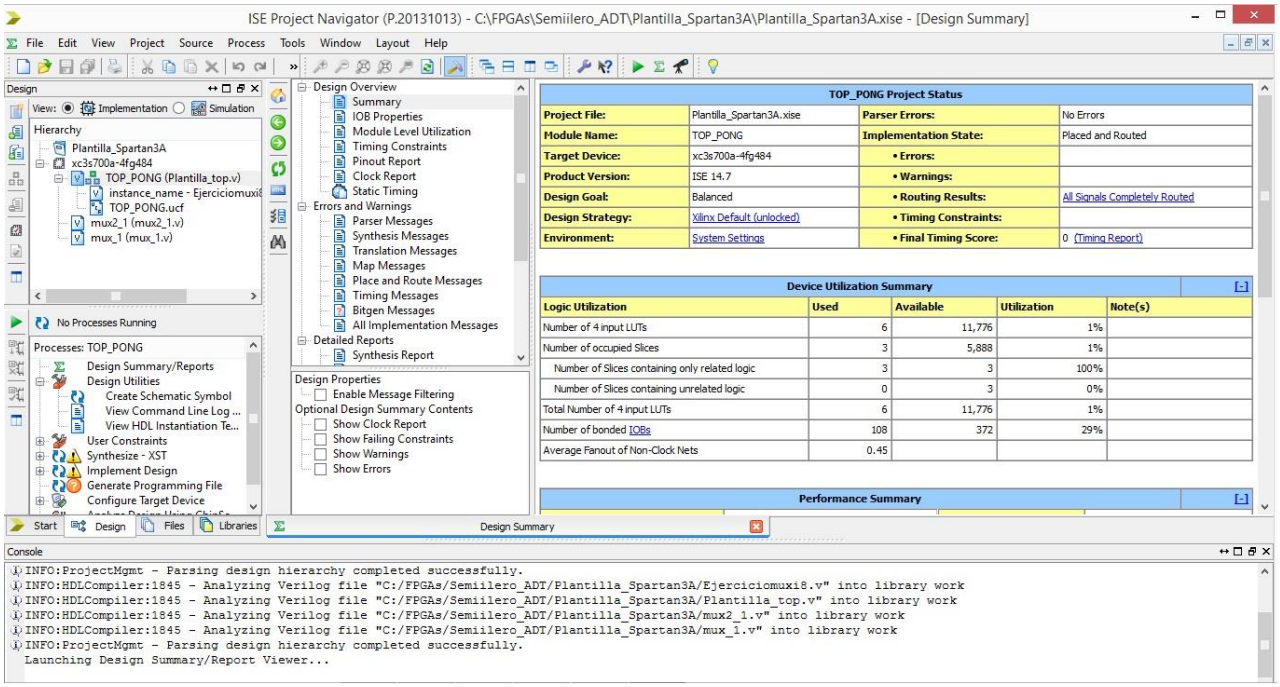
- *FPGA Xilinx Spartan 3A Starter Kit, con cable de alimentación y USB.*
- *Documentos de las prácticas anteriores*
- *Software instalado y licenciado*

Desarrollo de la práctica:

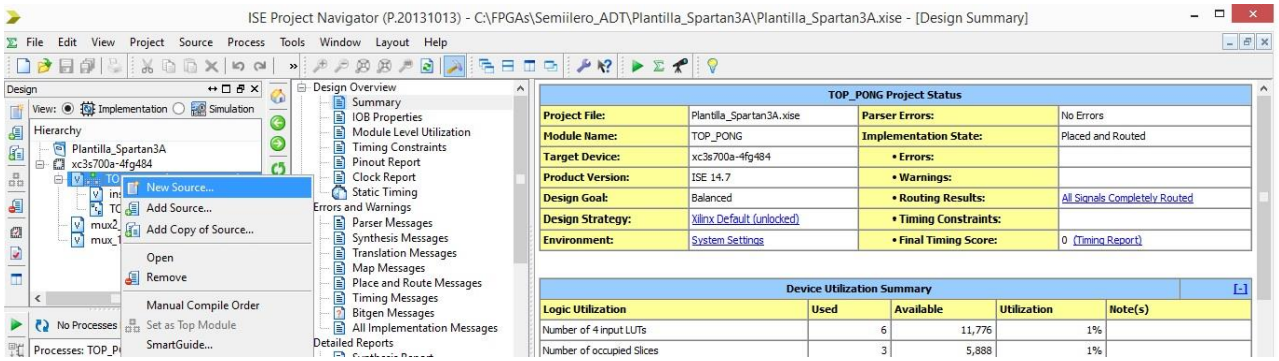
Para esta práctica es necesario tener el ejercicio de la práctica de multiplexores.

En la plantilla anterior (Plantilla_Spartan3A.zip) a utilizaremos para crear en nuevo archivo "Module Verilog".

Abrimos el programa "Xilinx Spartan 3A" y procederemos a realizar la práctica.

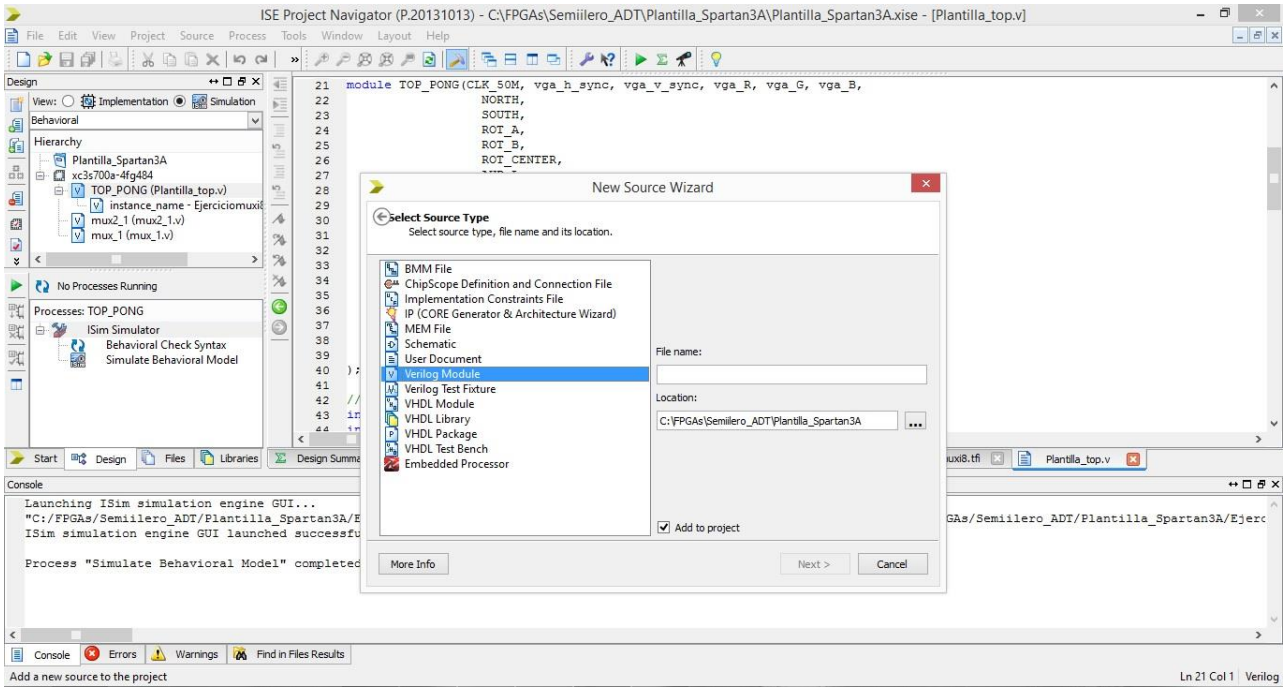


Una vez abierto la plantilla procedemos a crear un nuevo archivo en el "TOP_PONG" en el cual damos "click" derecho. (Ver imagen)

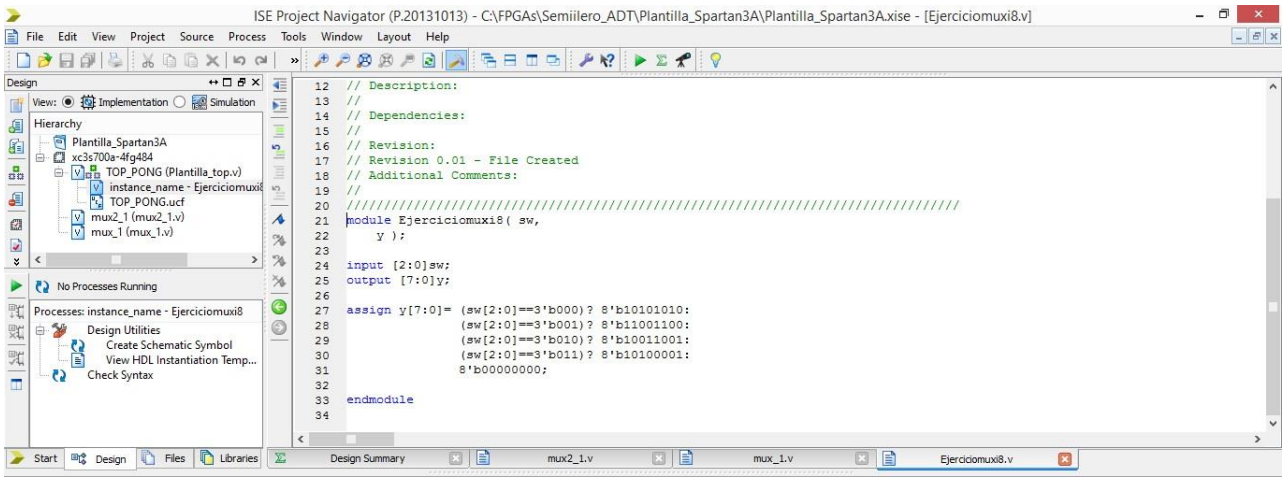


Una vez realizado este paso nos aparece una ventana pequeña en la cual no va a pedir el tipo de archivo que vamos a crear y el nombre que le vamos a poner.

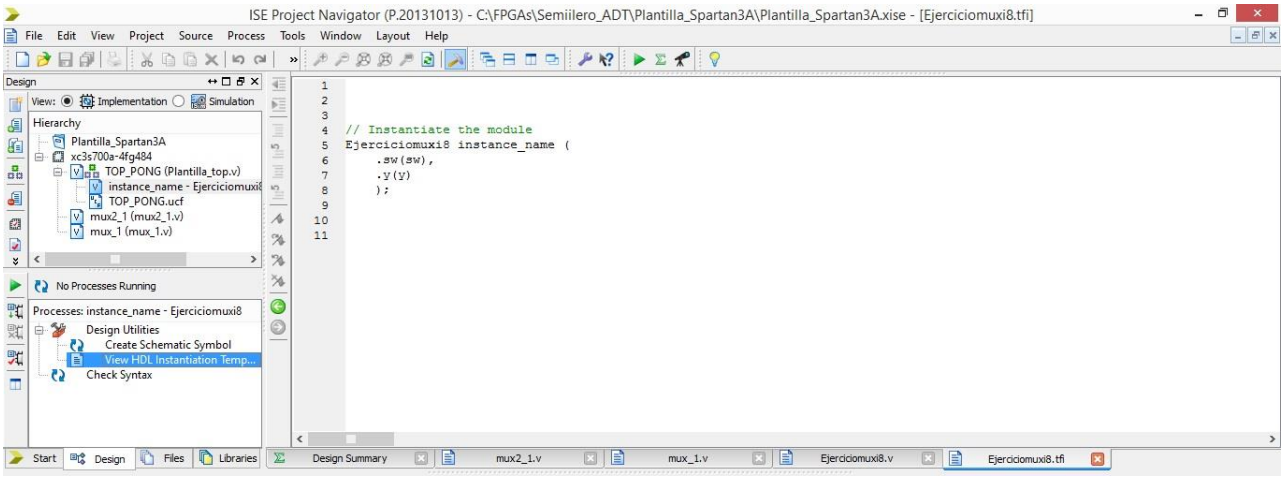
Entonces elegimos la opción "Verilog Module" como se muestra en la gráfica a continuación, para crear un módulo verilog, y lo llamaremos "multiplexreducido" en el cual vamos a realizar la correspondiente programación.



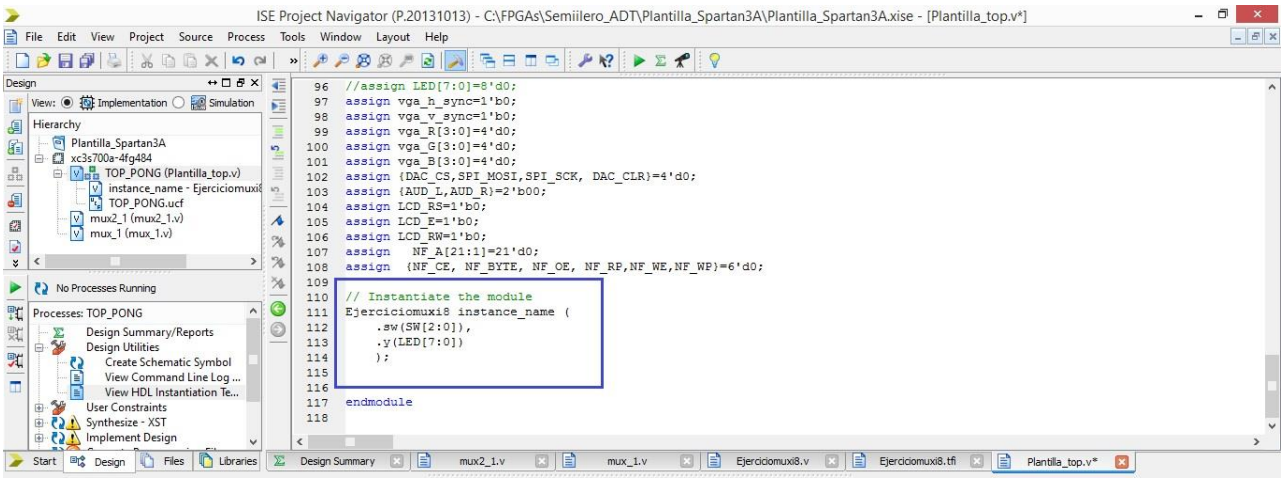
Luego nos aparecerá una ventada del programa, en el cual vamos a definir los argumentos de entrada del módulo, además de un bus de tres switches definidos como "[2:0]sw" y un bus de salidas definido como "[7:0]". Seguidamente procederemos a asignar el valor de las salidas preguntando la posición donde en que estén cada el bus de switches, y si se cumple esa posición entonces definir una salida de ocho bits correspondiente a la definidas en la práctica anterior. (Ver imagen)



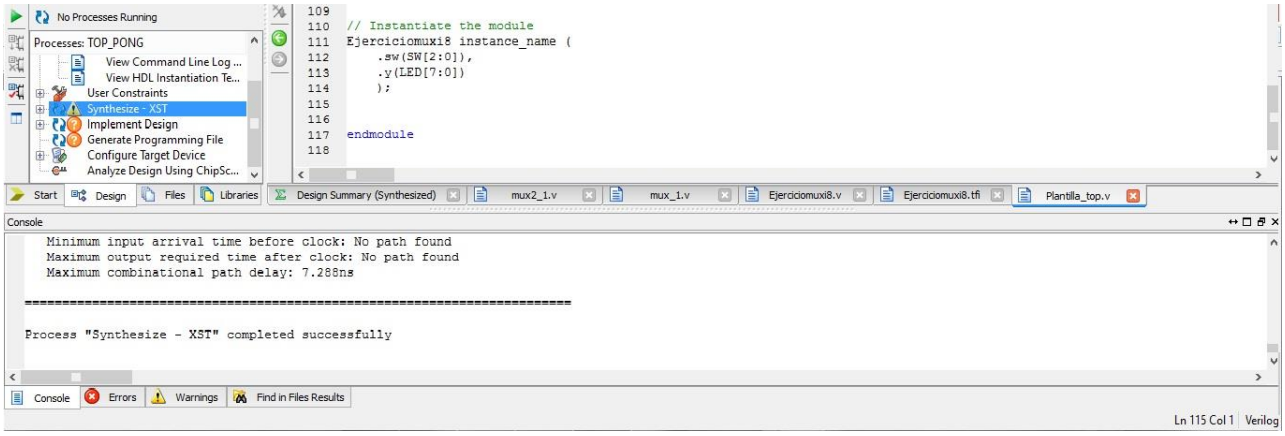
Después de haber realizado el programa, al igual que en las prácticas anteriores se necesita crear una instanciación, y para ello le damos "click" en el módulo que creamos y escogemos la opción de "View HDL Intantation Template", le damos doble "click" y esperamos a que nos abra la instanciación del programa que acabamos de crear, seguidamente copiamos esa instanciación.



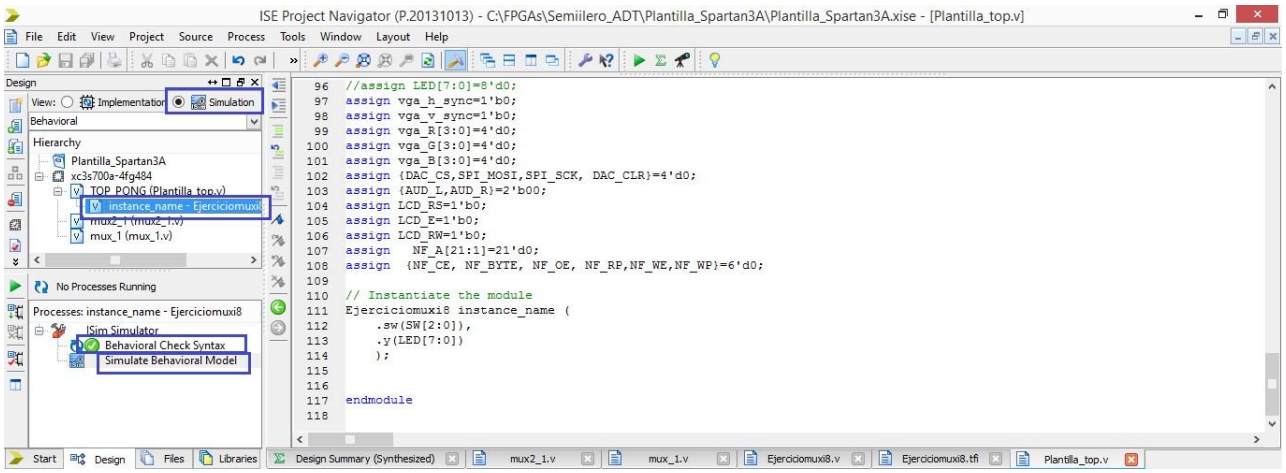
Ya realizado el procedimiento anterior, nos vamos al "TOP_PONG" y le damos doble "click" para que nos abra la plantilla principal y nos dirigimos al final del programa y allí pegamos la instanciación copiada previamente, como se aprecia en la siguiente imagen.



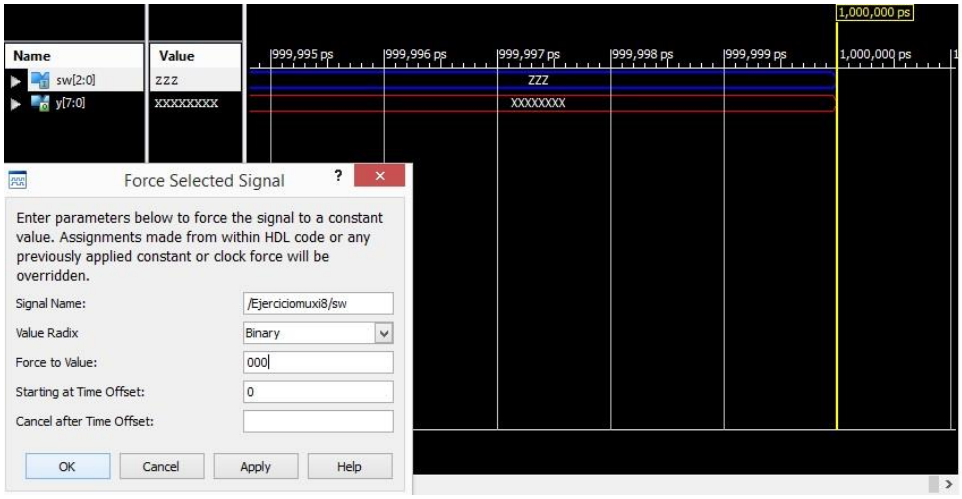
A continuación realizamos el procedimiento de verificación sintáctica del programa como lo hemos ido realizando en las prácticas anteriores, el cual una vez completado exitosamente lo podemos generar y cargar en la FPGA.



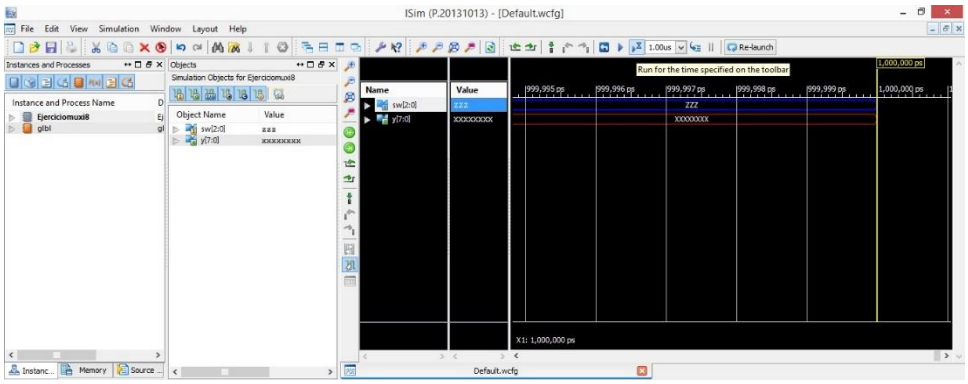
Por seguridad es recomendable realizar la simulación antes de conectar la FPGA, para revisar que el programa esté funcionando correctamente y en caso contrario realizar una revisión, determinar el error y proceder a realizar el debido ajuste. Para ello activamos el botón de "Simulation", le damos "click" en el módulo creado y luego en "Behavioral Check Syntax" para que verifique que esté escrito bien la sintaxis del programa, para luego darle doble "click" en "Simulate Behavioral Model" para que genere la simulación.

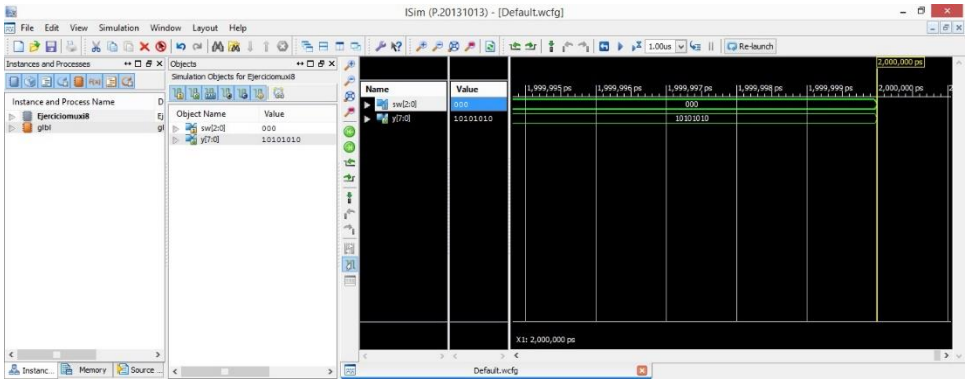


Luego nos aparecerá un programa encargado de hacer la simulación, donde aparecerá los buses de entrar y salida que creamos. Para comprobar que nos delui resultado que esperamos, necesitamos forzar las entrada que serán los "switches", como ya lo hemos hecho en las prácticas anteriores, le damos "click" derecho en los "switches" y escogemos la opción de "force constant",y como estamos trabajando en el sistema binario la dejamos ahí e introducimos una entrada, oprimimos en "Apply" y "Ok".



Escogemos la opción de ejecutar en un determinado tiempo, como se observa a continuación, y observamos que nos dio la respuesta esperada, en cierto intervalo de tiempo.





Una vez realizada la simulación podemos proceder a comprobar realmente el programa, conectando la FPGA y descargándole el programa.